

METHOD FOR DRIVING LIQUID CRYSTAL CONTROL CIRCUIT AND LIQUID CRYSTAL PANEL

Patent Number:

Publication date: 1991-05-29

Inventor(s): TAKAHARA HIROSHI

Applicant(s): MATSUSHITA ELECTRIC IND CO LTD

Requested Patent: ☐ [JP3126069](#)

Application Number: JP19890264401 19891011

Priority Number(s): JP19890264401 19891011

IPC Classification: G02F1/133; G09G3/36; H04N5/66

EC Classification:

Equivalents: JP2553713B2

Abstract

PURPOSE:To allow dealing with the image display with a larger screen and higher resolution by providing a data correcting means which corrects at least one of the data of a field memory and a line memory by the output result of a digital data processing means. **CONSTITUTION:**The 1st data corresponding to the voltage value to be impressed to a liquid crystal is stored in the field memory 107. The line memory 104 stores the 2nd data corresponding to the voltage to be impressed to the liquid crystals of at least ≥ 1 lines. The digital data processing means 105 computes plural data stored in the field memory 107 and the data stored in the line memory 104. The data correcting means 106 corrects at least one of the data of the field memory 107 and the line memory 104 by the output results of the processing means 105. The rising characteristic of the liquid crystal, i.e. the response time for attaining a target transmission quantity is shortened. The good video is thus obtd. without allowing the tailing of the image to appear. The dealing with the image display with the larger screen and the higher resolution is possible in this way.

⑫ 公開特許公報(A) 平3-126069

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)5月29日

G 09 G 3/36
G 02 F 1/133
H 04 N 5/665 5 0
1 0 2 B8621-5C
7709-2H
7605-5C

審査請求 未請求 請求項の数 3 (全9頁)

⑭ 発明の名称 液晶制御回路および液晶パネルの駆動方法

⑰ 特 願 平1-264401

⑱ 出 願 平1(1989)10月11日

⑲ 発 明 者 高 原 博 司 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑳ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ㉑ 代 理 人 弁理士 栗野 重孝 外1名

明 細 書

1、発明の名称

液晶制御回路および液晶パネルの駆動方法

2、特許請求の範囲

- (1) 液晶に印加する電圧値に相当する第1のデータを記憶するフィールドメモリと、少なくとも1ライン以上の液晶に印加する電圧値に相当する第2のデータを記憶するラインメモリと、前記フィールドメモリに格納された複数のデータと前記ラインメモリに格納されたデータとを演算するデジタルデータ処理手段と、前記デジタルデータ処理手段の出力結果により前記フィールドメモリと前記ラインメモリのうち少なくとも一方のデータを補正するデータ補正手段とを具備することを特徴とする液晶制御回路。
- (2) ラインメモリに格納された第2のデータが順次フィールドメモリに格納されることを特徴とする請求項(1)の液晶制御回路。
- (3) 第1のフィールドにおいて任意の第1の画素と前記第1の画素の近傍に位置する画素へ印加

する電圧に相当するデータと、前記第1のフィールド以後の第2のフィールドにおいて前記複数の画素へ印加する電圧に相当するデータを比較し、所定閾値を満たす場合に、前記第1のフィールド以後のフィールドにおいて前記第1の画素へ印加する電圧に相当するデータを補正することを特徴とする液晶パネルの駆動方法。

3、発明の詳細な説明

産業上の利用分野

本発明は液晶パネル、特にアクティブマトリックス型液晶パネルの液晶制御回路および駆動方法に関するものである。

従来の技術

アクティブマトリックス型液晶パネルは大容量、高解像度表示が可能のため研究開発が盛んである。しかしアクティブマトリックス型液晶パネルは1画素ごとにスイッチング素子を形成する必要があるため、欠陥が発生しやすく製造歩留まりが問題である。しかしながら、近年では前記問題点は徐々に克服されつつあり、液晶パネルの表示画面の

大型化方向に向いつつある。このように大型化になるにつれ、液晶特有の応答速度の遅さなどの問題から、CRTの画像表示に比較して画像品位が劣るということが課題にされつつある。

以下、従来の液晶制御回路および液晶パネルの駆動方法について説明する。まず、最初にアクティブマトリックス型液晶パネルについて説明する。第5図はアクティブマトリックス型液晶パネルの構成図である。第5図において G_1, G_2, G_3, G_4 はゲート信号線、 S_1, S_2, S_3, S_4 はソース信号線、 $T_{11}, T_{12}, T_{13}, T_{14}, T_{21}, T_{22}, T_{23}, T_{24}, T_{31}, T_{32}, T_{33}, T_{34}, T_{41}, T_{42}, T_{43}, T_{44}$ はスイッチング素子としての薄膜トランジスタ（以後、TFTと呼ぶ）、113はゲート信号線 G_1, G_2, G_3, G_4 にTFTをオン状態にする電圧（以後、オン電圧と呼ぶ）または、オフ状態にする電圧（以後、オフ電圧と呼ぶ）を印加するためのIC（以後、ゲートドライバICと呼ぶ）、112はソース信号線 S_1, S_2, S_3, S_4 に画素 $P_{11}, P_{12}, P_{13}, P_{14},$

$P_{21}, P_{22}, P_{23}, P_{24}, P_{31}, P_{32}, P_{33}, P_{34}$ に印加する電圧を出力するIC（以後、ソースドライバICと呼ぶ）である。なお、画素 $P_{11} \sim P_{34}$ はそれぞれ液晶を保持しており、前記液晶はソースドライバIC112の電圧により透過率に変化し、光を変調する。なお、第5図において、画素数は非常に少なく描いたが、通常数万画素以上形成される。液晶パネルの動作としては、ゲートドライバIC113はゲート信号線 G_1 から G_m （ただし、 m はゲート信号線数）に対し順次オン電圧を印加する。それと同期してソースドライバIC112をソース信号線 $S_1 \sim S_n$ （ただし、 n はソース信号線数）にそれぞれの画素に印加する電圧を出力する。したがって、各画素には液晶を所定の透過量にする電圧が印加され保持される。前記電圧は次の周期で各TFTが再びオン状態となるまで保持される。前記電圧により各画素の液晶の透過量に変化し、各画素を透過あるいは反射する光が変調される。なお、すべての画素に電圧が印加され再び次の電圧が印加されるまでの周期を1フィ

ールドと呼ぶ。通常、テレビ画像の場合1/30秒で一画面が書きかわるため1/30秒が1フィールド時間である。また、倍速で各画素に電圧を書き込む場合は、1/60秒が1フィールド時間となる。

以下、従来の液晶制御回路について説明する。第6図は従来の液晶制御回路のブロック図である。第6図において、601はビデオ信号を増幅するアンプ、110は正極性と負極性のビデオ信号を作る位相分割回路、111はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、113はソースドライバICおよびゲートドライバIC114の周期および制御を行うためのドライバ制御回路、115は液晶パネルである。

以下、従来の液晶回路の動作について説明する。

まず、ビデオ信号はアンプ601によりビデオ出力振幅が液晶の電気光学特性に対応するように利得調整が行われる。次に、利得調整されたビデオ信号は移相分割回路にはいり、前記回路により正極性と負極性の2つのビデオ信号が作られる。

次に前記2つのビデオ信号は出力切り換え回路111にはいり、前記回路はフィールドごとに極性を反転したビデオ信号を出力する。このようにフィールドごとに極性を反転させるのは、液晶に交流電圧が印加されるようにして液晶の劣化を防止するためである。次に出力切り換え回路1003からのビデオ信号はソースドライバIC112に入力され、ソースドライバIC112はドライバ制御回路113からの制御信号により、ビデオ信号のレベルシフト、A/D変換などの処理を行ない、ゲートドライバIC114と同期を取って、液晶パネル115のソース信号線に所定電圧を出力する。

以下、従来の液晶パネルの駆動方法について説明する。第7図(a)は、従来の液晶パネルの駆動方法の説明図である。第7図(a)において、 F_x （ただし、 x は整数）はフィールド番号、 D_x （ただし、 x は整数）はソース信号線に印加する電圧に相当するデータ（以後、電圧データと呼ぶ）、 V_x （ただし、 x は整数）は前記電圧データにより作

られ、ソースドライブIC112からソース信号線に出力される印加電圧、 T_x （ただし、 x は整数）は画素に前記電圧が印加されることにより液晶の透過率に変化し、前記電圧に対応する状態になったときの光の透過率である。本明細書では説明を容易にするために添字 x が大きいほどフィールド F_x は先のフィールドであること、電圧データ D_x は値が大きいこと、印加電圧 V_x は電圧が高いこと、透過量 T_x は透過率が高いことを示すものとする。なお、第7図(a)の印加電圧 V_x は理解を容易にするために絶対値であらわしたが、液晶は交流駆動する必要があるため、第7図(b)で示すように1フィールドごとにコモン電圧を中心に正および負極性の電圧を印加している。以上のことは以下の図面に対しても同様である。以下、1つの画素に注目して説明する。

今、フィールド F_4 で注目している画素（以後、単に画素と呼ぶ）への電圧データが D_1 から D_5 に変化したとする。するとソースIC112は電圧 V_5 をソース信号線に出力し、前記電圧はゲー

マリ電圧を印加してから所定の透過量になる時間が2～3フィールド時間以上要するため画像の尾ひきがあらわれる。この画像の尾ひきとは画素に印加している電圧に対して液晶の透過率の変化が追従しないために表示画面が変化した際、映像の輪郭部分などに影のような表示が現われることをいう。この現象は一定以上の速さで映像の動きがあるとき出現し、画像品位を著しく悪化させる。

液晶の応答時間は第3図に示すようにほぼ液晶への印加電圧の2乗に反比例する。第3図より印加電圧が低い時は液晶の応答時間が長いことがわかる。したがって、応答時間を改善するためには所定の輝度に対応する電圧よりも高い電圧を印加して液晶の立ち上がり時間を速くすればよい。

一方、電圧印加状態の変化は映像の動きがあるところに発生する。今、一画素のみに注目して、印加する電圧を補正し液晶の応答時間改善を行なうと、ノイズなどにより単発的に発生した前記印加電圧に相当するデータにまで補正をかけることになってしまう。

トドライブIC114と同期がとられ画素に入力される。しかしながら、フィールド F_4 では、前記電圧 V_5 が印加されても前記電圧 V_5 に相当する所望値の透過率 T_5 にならず、通常2～3フィールド以上遅れて所望値の T_5 になる。これは液晶の立ち上がり速度つまり電圧を印加してから所望値の透過率になるまでの応答時間に1フィールド時間以上要するためである。なお、液晶の立ち上がりとはTN液晶の場合、液晶に電圧が印加され、液晶分子のネジレがほどけた状態になることを、逆に液晶の立ちさがりとはネジレがもとにもどる状態となることを言う。この液晶のネジレの状態が光の透過量に関係し、本明細書では印加電圧が高くなるほど液晶のネジレがほどけ透過率が高くなるものとする。以上のように従来の液晶パネルの駆動方法ではビデオ信号の輝度信号に相当する電圧をそのまま印加していた。

発明が解決しようとする課題

しかしながら、従来の液晶制御回路およびその駆動方法では、液晶の立ち上がり速度が遅い、つ

本発明は以上の課題を解決するためになされたもので、大画面、高解像度の画像表示に対応できる液晶制御回路および液晶パネルの駆動方法を提供するものである。

課題を解決するための手段

上記課題を解決するため、本発明の液晶制御回路では、液晶に印加する電圧値に相当する第1のデータを記憶するフィールドメモリと、少なくとも1ライン以上の液晶に印加する電圧に相当する第2のデータを記憶するラインメモリと、前記フィールドメモリに格納された複数のデータと前記ラインメモリに格納されたデータとを演算するデジタルデータ処理手段と、前記処理手段の出力結果により前記フィールドメモリとラインメモリのうち少なくとも一方のデータを補正するデータ補正手段を具備するものであり、また、本発明の液晶パネルの駆動方法は、第1のフィールドにおいて任意の第1の画素と前記第1の画素の近傍に位置する画素と前記第1の画像の近傍に位置する画素へ印加する電圧に相当するデータと、前記第1

のフィールド以後の第2のフィールドにおいて前記複数の画素へ印加する電圧に相当するデータを比較し、所定閾値を満たす場合に、第1のフィールド以後のフィールドにおいて前記第1の画素へ印加する電圧に相当するデータを補正するものである。

作用

本発明は上記構成により、映像の動きは比較的広い領域で起こることに着目して、注目している前記画素の近傍の画素の動きを考慮して補正の有無、補正量を定める。

実施例

以下、図面を参照しながら本発明の液晶制御回路および液晶パネルの駆動方法について説明する。まず、本発明の液晶制御回路の一実施例について説明する。第1図は本発明の液晶制御回路のブロック図である。ただし、説明に不要な部分は省略している。このことは以下の図面に対しても同様である。第1図において、101はA/D変換器103への入力電圧範囲を規定するためのゲイン

を通り不必要な高周波成分が除去されたのちA/D変換器103でA/D変換される。前記A/D変換された液晶への印加電圧に相当するデジタルデータ（以後、電圧データと呼ぶ）は複数ライン、つまり表示画面の水平方向のドット数を n とする $n \times$ （ライン数分の電圧データ）がラインメモリ104に格納される。前記ラインメモリの電圧データはデジタル信号処理手段105によりフィールドメモリ107の電圧データと比較され、補正が必要な場合は補正される。以上の処理が終了すると前記データは順次フィールドメモリ107に転送される。前記フィールドメモリ107に転送された電圧データは同様にデジタル信号処理手段105によりラインメモリ104の電圧データと比較処理される。次にフィールドメモリ107の電圧データはD/A変換器108に転送されアナログ信号となりローパスフィルタ109により不要な周波数成分が除去された後、位相分割回路110にはいる。以下の処理は従来の液晶制御回路とほぼ同様であるので省略する。以上が本実施

コントロール回路、102、109はローパスフィルタ、107はフィールドメモリ、105はフィールドメモリ107に格納されたデータを演算し、データの平均値、データ間の大きさの差およびデータの補正などを処理するデジタル信号処理手段、106はデジタル信号処理手段105が参照する補正データなどが格納されたROMテーブル、104は3ライン以上の水平方向のデータを格納するラインメモリ、108はD/A変換器、110は正極性と負極性のビデオ信号を作る位相分割回路、111はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、113はソースドライバIC112およびゲートドライバIC114の同期および制御を行なうためのドライバ制御回路である。

以下、第1図を参照しながら本発明の液晶制御回路の一実施例について説明する。まずビデオ信号はゲインコントロール回路101によりA/D変換の入力信号範囲に合うように利得調整が行なわれる。次に前記信号はローパスフィルタ102

例における液晶制御回路の概略の動作である。以下、さらに詳しくその動作について述べる。まず、フィールドメモリ107は有効走査線数 m および有効ドット数 n に対応する $m \times n$ の容量を持つ。また各メモリのデータ長は必要な階調表現に必要な長さとして加えて前記データがどのような補正が行なわれたかを示すためのビット長を有する。なお、このビット長、つまりデータ域を補正ビットと呼ぶ。一方、ラインメモリの容量は $m \times$ （処理に必要なライン数 l 、ここでは仮に $l=4$ とする）を有し、データ長はフィールドメモリのデータ長と同じ長さに設定される。今、フィールドメモリの1フィールドに対応する電圧データはすでに補正がされているものとする。仮にこのフィールドメモリに格納されているデータは、フィールド番号2の電圧データが格納されているとする。また、ラインメモリには次のフィールド番号3のデータが格納されているものとする。電圧データの処理は 3×3 あるいは 5×5 のように注目画素を中心に複数画素について行なっていく。ここで

は 3×3 の処理とする。たとえば、ライン番号が1~3でドット番号が1~3の処理のつぎはライン番号1~3でドット番号2~4、……、ライン番号1~3でドット番号 $n-2 \sim n$ 、ライン番号2~4でドット番号1~3、……というように行なっていく。また、処理が終了したライン番号、たとえばライン番号2~4の処理を行ない始めた時はフィールドメモリ107のライン番号1のデータはD/A変換器108に転送される。同時にライン番号1にはラインメモリ104からのデータが順次転送される。以上のように電圧データの処理を行ない第1図に示すように、今ライン番号4~6でドット番号4~6の処理を行なっているとする。この時ラインメモリ104には少なくともフィールド番号3のライン番号4~6のデータが格納されている。デジタル信号処理手段105は、まず、フィールドメモリ107の注目画素を中心に 3×3 ドットのデータを加算する。その時必要に応じて注目画素からの位置に対応して重み付けが付けられ加算される。また、ラインメモリ

104の同一ライン番号4~6の同ドット位置の 3×3 ドットのデータを加算する。フィールドメモリのデータに画素位置に対応して重み付けが付けられた場合は同様の重み付けが付けられる。また同時に前記フィールドメモリの各前記電圧データ補正ビットの内容により重み付けが付けられる。なお、この補正ビットが示す内容には以下のようになっている。

- (1) 電圧データがすでに補正された電圧データであることを示す場合。
- (2) 電圧データの補正が全く必要でなかったことを示す場合。
- (3) 電圧データを補正する必要が高かったが補正は行なわなかった電圧データを示す場合。

また、これらの意味は、(1)については画素に印加する電圧の変化が大きく、また比較的低電圧である場合で、液晶の応答性がかなり遅いこと、つまり目像透過率からかなりずれると予測されるため、立ちあがり時間の改善のために電圧データ補正を行なったもの、(2)については短時間的にみて

静止画像で画素への印加電圧の変化がほとんどない場合で全く電圧データの補正が必要でないもの、(3)については(1)と(2)との中間であり、印加電圧の変化による画素の液晶の応答性が遅いが目標透過率からのずれが小さいと予測されるため電圧データの補正を行なわなかったものである。なお(3)については複数フィールドにわたり前記状態が続くとデータ処理での加算時の重み付けが高くなり(1)のように電圧データは補正される。また通常(2)の場合は補正ビット記入領域には何も記入されないようになっている。以上の(1)乃至(3)の各場合について重み付けの値が定められており処理される。以上のように重み付けが付けられフィールドメモリおよびラインメモリの電圧データはそれぞれ加算される。求められた2つの演算結果はROMテーブル106に転送される。ROMテーブル106は転送されてきた2つの電圧データの値から(1)~(3)の種別および補正データの値を読みだし、デジタル信号処理手段105に送る。デジタル信号処理手段105は(1)、(3)の場合はその旨を現在

処理中のラインメモリ104の注目画素位置の電圧データの補正ビット記入領域の補正ビットを変化させ、さらに(1)または(3)の場合で補正が必要なき場合は前記データ域に補正データを書き込む。以上の処理を順次フィールドメモリのすべての電圧データに対して行なっていく。また、処理の終了したアドレスから電圧データはD/A変換器108に転送され、次のフィールド番号3の電圧データがラインメモリ104から入力されるから、フィールド番号2のフィールドメモリ107の電圧データの処理を終了した時にはフィールドメモリ107の電圧データはフィールド番号3の電圧データが入力されていることになる。同様に今度はフィールドメモリ107に格納されたフィールド番号3の電圧データとラインメモリ104のフィールド番号4の電圧データ間の処理を行なう。以上のようにして電圧データつまり液晶に印加される電圧は補正される。

なお、前述の本発明の液晶制御回路において 3×3 ドットで処理するとしたがこれに限定するも

のではなく、 5×5 ドットでも同様の効果が得られることは言うまでもなく、また、ノイズなどの影響が比較的少なくデータが安定している場合は注目画素のみの1ドット対1ドットで処理を行なってもよいことは言うまでもない。

また、第1図においてフィールドメモリ107に対して1つのデジタル信号処理手段105としたがこれに限定するものではなく、たとえばデジタル信号処理手段105の処理に時間がかかる場合などは、フィールドメモリ107などを複数のブロックに分割し、各分割したブロックごとにそれぞれデジタル信号処理手段105などを設け、並列に処理を行なってもよいことは言うまでもない。また、第1図においてフィールドメモリを使用するとしたが、フレームメモリでもよい。これは映像信号の場合は近接画素へ印加する電圧はきわめて似ているため注目画素の位置がラインメモリの注目画素の位置と1ラインずれていても電圧データはほとんど同じであるためである。したがって、フィールドメモリをラインメモリに置きか

え立ち上がり速度が遅く所定の透過率まで変化するのに長時間を要する。たとえば一例としてTN液晶を反射モードで用い、かつ印加電圧を液晶が光を透過させない最大電圧値(以後、黒レベル電圧と呼ぶ)を2.0V、液晶が最大量の光を透過させる最小の電圧値(以後、白レベル電圧と呼ぶ)を3.5Vの液晶パネルにおいて、印加電圧 V_1 を2.0V、変化した電圧 V_5 を2.5Vとすると所定の透過率になる時間は約70~100msecである。したがって、応答に要する時間は2フィールド以上となり画像の尾ひきが発生する。この応答時間は V_5 が大きくなるほど小さくなり、1フィールド内の30msec以内に応答するようになる。このように電圧 V_5 が所定値より小さい時は電圧 V_5 を印加するフィールドで所定値よりも高い電圧が印加されるように電圧データを補正する。ただし、この補正するか否かまた、補正する電圧データの大きさはフィールド番号 F_5 の現在注目している画素とその近傍の画素の印加電圧に相当するデータおよびフィールド番号 F_5 の前記

えることができ、この場合メモリ容量を1/2にできる。

以下、図面を参照しながら本発明の液晶パネルの駆動方法の一実施例について説明する。第2図は本発明の液晶パネルの駆動方法の説明図である。なお本発明の液晶パネルの駆動方法は本発明の液晶制御回路を用いて行なう。第2図では補正前の電圧データがフィールド番号 F_5 で D_1 から D_5 に変化している場合を示している。なお、電圧データ D_1 によりソースドライブIC112よりソース信号線に出力される電圧を V_1 、また前記電圧 V_1 の印加により得られる液晶の透過率を T_1 とする。なお添字の大きさは説明を容易にするために付加したものであり、電圧などの物理的大きさを定量的にあらわすものではない。このことは以下の説明でも同様である。同じく電圧データ D_5 により出力される電圧を V_5 、透過率を T_5 とする。第2図で示すように、電圧 V_1 、 V_5 で示す電圧が比較的小さく、つまりコモン電圧に近く、かつ $V_5 - V_1 > 0$ なる関係が成り立ち、液晶の

複数画素のデータをデジタル信号処理手段105が処理することにより決定される。この時、各電圧データに重み付けが付けられ処理されることは、言うまでもなく、また補正を行なったときは前記データが補正を行なったことを記録することも言うまでもない。これはフィールド番号 F_5 の注目画素の電圧データが特異的に異常である場合、その影響を除去するためであり、また視覚的に適正な画像の動画処理を行なうためである。

以上のように第2図ではデジタル信号処理手段105によりデータ補正をフィールド番号 F_5 で行なうことが決定され、またデータが D_5 から D_7 に補正される。そのためフィールド番号 F_5 で印加電圧 V_7 が出力され液晶の立ち上がり速度が改善される。以上の処理はすべての画素について行なわれる。

以下、図面を参照しながら本発明の液晶パネルの駆動方法の第2の実施例について説明する。第4図(a)、(b)、(c)は本発明の液晶パネルの駆動方法の第2の実施例の説明図である。第4図(a)ではフ

フィールド番号 F_i で電圧データが D_0 から D_5 に、第7図(b)ではフィールド番号 F_i で電圧データが D_5 から第4図(a)と同様に D_0 に変化している。しかし、液晶の透過量は第4図(a)の場合はフィールド番号 F_i で所定値の透過量の T_0 になっているが、第4図(b)ではフィールド番号 F_i 内の時間では所定値の透過量 T_0 となっていない。これは液晶の応答性は目標透過量が同一でも、現在印加されている電圧と前記目標透過量になるための印加電圧の電圧との電位差により変化に要する時間が異なるためである。たとえば、先に例としてとりあげた液晶パネルの仕様では、印加電圧が2Vから3Vに変化したときには所定の透過量になるまで40～50 msecを要するが、2.5Vから3Vに変化するときは20～30 msecで応答する。そこで、本発明の液晶パネルの駆動方法の第2の実施例では第4図(c)で示すように、ROMテーブル106などから補正データ D_0 を求め、フィールド番号 F_i のデータを D_0 から D_0 に補正する。このような電圧の変化の差による液晶の応答速度

の差についてもデジタル信号処理手段105は考慮して補正の可否を判定処理する。なお、この場合も注目画素と前記画素の近傍の画素の電圧データを考慮して補正および補正の可否を判定する。なお、実際の液晶パネルの駆動方法では本発明の第1の実施例と第2の実施例を組みあわせて実施する。

発明の効果

以上の説明で明らかなように、本発明の液晶制御回路および液晶パネルの駆動方法を用いることにより、液晶の立ち上がり特性つまり目標透過量にするための応答時間を短縮することができる。したがって、画像の尾ひきが表われることがなく、良好な映像が得られる。このことは液晶パネルの画面が大型化、高解像度になるにつれ著しい効果としてあらわれる。

4、図面の簡単な説明

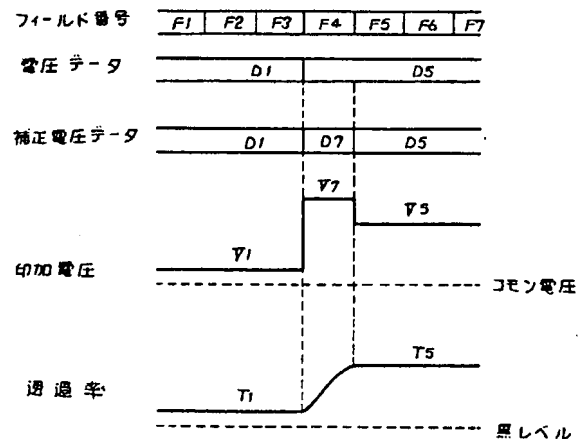
第1図は本発明の液晶制御回路のブロック図、第2図、第4図(a)、(b)、(c)は本発明の液晶パネルの駆動方法の説明図、第3図は液晶の電圧対応答

速度を示すグラフ図、第5図はアクティブマトリックス型液晶パネルの構成図、第6図は従来の液晶制御回路のブロック図、第7図(a)、(b)は従来の液晶パネルの駆動方法の説明図である。

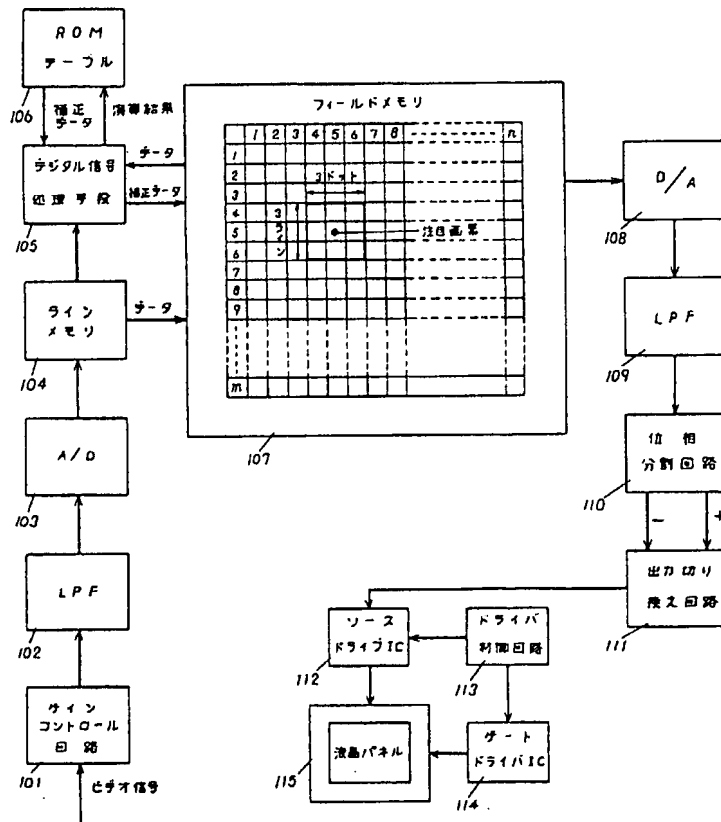
101…ゲインコントロール回路、102、109…ローパスフィルタ、103…A/D変換器、104…ラインメモリ、105…デジタル信号処理手段、106…ROMテーブル、107…フィールドメモリ、108…D/A変換器、110…位相分割回路、111…出力切り換え回路、112…ソースドライバIC、113…ドライバ制御回路、114…ゲートドライバIC、115…液晶パネル、601…アンプ。

代理人の氏名 弁理士 栗野重孝 ほか1名

第2図

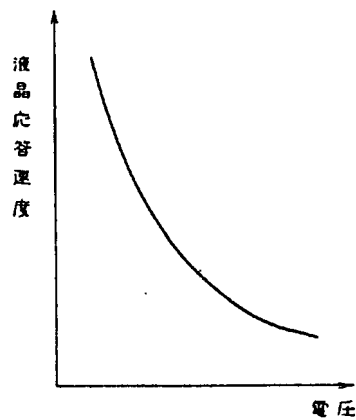


第 1 図



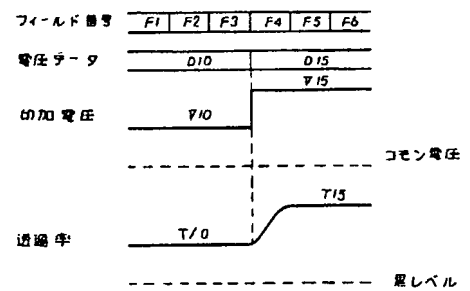
- 101 ... ヴィデオコントロール回路
- 102, 109 ... ローパスフィルタ
- 103 ... A/D変換器
- 104 ... ラインメモリ
- 105 ... デジタル信号処理手段
- 106 ... ROMテーブル
- 107 ... フィールドメモリ
- 108 ... D/A変換器
- 110 ... 位相分割回路
- 111 ... 出力切り換え回路
- 112 ... ソースドライバIC
- 113 ... ドライバ制御回路
- 114 ... ゲートドライバIC
- 115 ... 液晶パネル

第 3 図

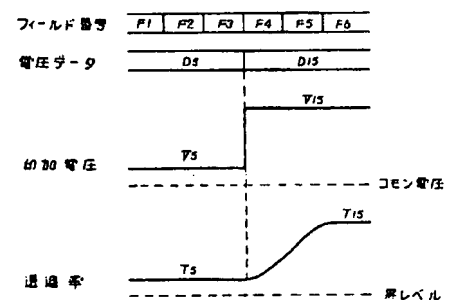


第 4 図

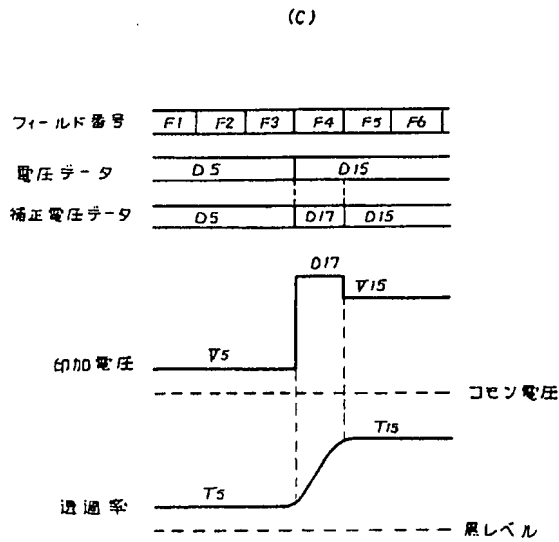
(a)



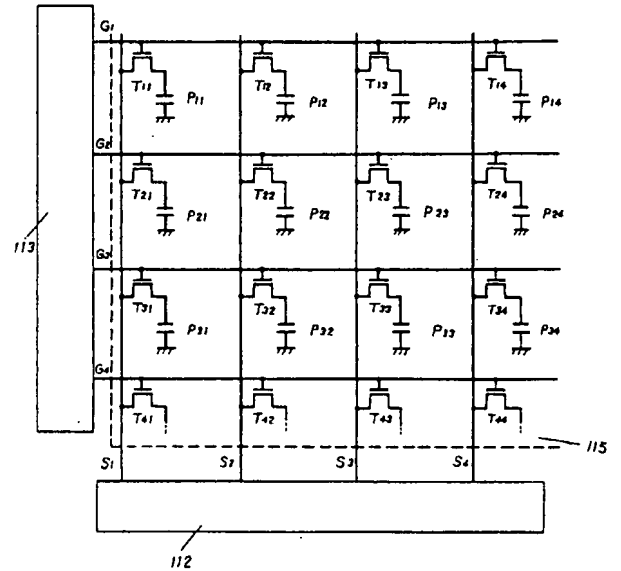
(b)



第 4 図

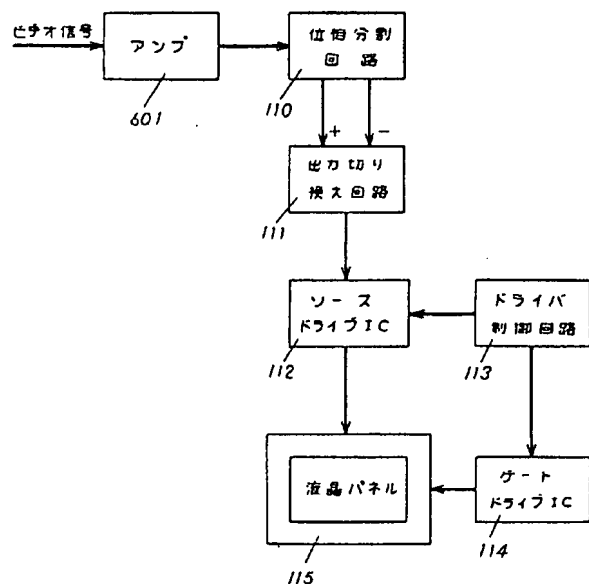


第 5 図



601 ... アンプ

第 6 図



第 7 図

